

# Sviluppo e realizzazione di una scheda di interfaccia analogica per il DAQ prototipale del tracciatore di CMS per HL-LHC

Development and realization of an analog interface board for the prototypal DAQ of the CMS tracker for HL-LHC

**Laureando:** Giulio Grechi giulio.grechi@stud.unifi.it

**Relatore:** Prof. Raffaello D'Alessandro raffaello.dalessandro@unifi.it

Il *Large Hadron Collider* (LHC) è il più grande acceleratore di adroni attualmente in funzione nel mondo, in grado di produrre collisioni protone-protone ad una energia massima di 14 TeV nel sistema di riferimento del centro di massa, ad una luminosità istantanea di  $\mathcal{L} \sim 1 \cdot 10^{34} \text{ cm}^{-2}\text{s}^{-1}$ . Nel 2026 avrà inizio la Fase 2 di LHC, denominata *High Luminosity LHC* (HL-LHC), nella quale si potrà raggiungere una luminosità istantanea di  $\mathcal{L} \sim 7.5 \cdot 10^{34} \text{ cm}^{-2}\text{s}^{-1}$ . Grazie alla maggiore luminosità, sarà possibile studiare con più precisione processi rari del Modello Standard (MS) e verificare l'eventuale esistenza di processi non previsti dal MS. I livelli di radiazione attesi sono senza precedenti, ponendo una sfida tecnica nella realizzazione dei rivelatori, così come senza precedenti sarà la quantità di dati da processare ed immagazzinare. L'esperimento Compact Muon Solenoid (CMS), uno dei principali presenti ad LHC e nell'ambito del quale ho svolto questo lavoro di tesi, sarà potenziato tra il 2024 e il 2026 per poter operare nelle condizioni previste per HL-LHC. Mentre quasi tutti i rivelatori di cui è composto avranno degli aggiornamenti, il rivelatore di tracce (tracciatore) in silicio sarà invece completamente sostituito.

Questo lavoro di tesi ha avuto tra gli obiettivi principali la realizzazione di una nuova scheda di interfaccia analogica per il sistema di acquisizione dati per il tracciatore di CMS, nel quadro degli *upgrades* per HL-LHC. La motivazione di questo progetto nasce dalla necessità di realizzare un nuovo sistema di trigger per il telescopio CHROMIE, che verrà usato per i test su fasci di particelle ad alto *rate*, dei nuovi rivelatori e della nuova elettronica di lettura per il tracciatore della fase ad alta luminosità.

Durante il mio lavoro ho inizialmente discusso le caratteristiche richieste a questa nuova scheda di interfaccia da parte della collaborazione CMS, per poi occuparmi sia della progettazione e realizzazione, che dei primi test elettrici. La nuova scheda di interfaccia che deve interconnettersi alla scheda di DAQ (basata su una scheda chiamata FC7 con a bordo una FPGA), ha avuto bisogno sia di una progettazione elettronica, della quale mi sono occupato nella prima parte di questa tesi, sia di uno sviluppo di firmware per la FPGA di sistema. In particolare ho progettato un circuito in grado di discriminare i segnali analogici provenienti da scintillatori di trigger; la scheda da me disegnata emette in uscita dei segnali compatibili con i livelli di tensione della FPGA a bordo della scheda FC7, con l'idea di delegare al firmware la loro trattazione. Di questa scheda, che viene chiamata anche mezzanina, ho disegnato gli schemi elettrici e prodotto delle simulazioni per determinare la risposta dei componenti elettronici utilizzati; ho infine provveduto anche ad eseguire il disegno tecnico comprensivo dello sbroglio ed il posizionamento dei componenti sulla scheda stampata (PCB). Dopo la realizzazione fisica ho provveduto a verificare che le funzionalità ricalcassero il progetto iniziale, tramite test elettrici su banco con impulsatore; tali test hanno confermato che la risposta ai segnali in ingresso risponde alle esigenze di progetto, permettendo di cominciare il lavoro di integrazione della mezzanina con la scheda di DAQ FC7.

La FC7 è già dotata di un firmware in continua evoluzione, chiamato IT- $\mu$ DTC, scritto in linguaggio VHDL, che ho dovuto però modificare inserendo delle nuove sezioni per implementare le funzionalità della scheda AIN4. In particolare ho dovuto sviluppare o modificare una parte di firmware che si occupa sia di impostare le soglie di discriminazione sia di eseguire una coincidenza tra i segnali di ingresso; questo modulo in linguaggio VHDL, da me scritto e simulato, permette l'attivazione di tutti o solo parte degli ingressi, inoltre dà la possibilità all'utilizzatore di scegliere una finestra di coincidenza di durata arbitraria. Dopo la simulazione di questo modulo ho provveduto alla sua integrazione nel firmware globale e quindi a un test con impulsatore, che ha dato risultati positivi circa il suo funzionamento.

L'altro modulo di firmware di cui mi sono occupato ha la funzionalità di *Time to Digital Converter* (TDC), utile per misurare la fase dei segnali di trigger rispetto al clock di sistema e fare studi sull'efficienza del sistema di DAQ rispetto ad essa. Per la realizzazione di questo tipo di TDC ho svolto una ricerca preliminare delle tecniche attualmente a disposizione e implementabili su FPGA; ho poi indagato più in dettaglio sul funzionamento di due di esse, una con approccio multifase e una con l'introduzione di una linea di ritardo su FPGA. Dalle simulazioni di entrambe ho preso la decisione di scegliere quest'ultimo approccio per l'integrazione nel firmware, scelta dettata dalla sua potenziale maggiore risoluzione e soprattutto alla sua semplicità di utilizzo in un sistema complesso. Una validazione finale del sistema nella sua interessezza è avvenuta dopo aver messo in servizio la piattaforma di sviluppo IT- $\mu$ DTC nei laboratori dell'Istituto Nazionale di Fisica Nucleare di Firenze; con questa piattaforma ho utilizzato una sorgente radioattiva per verificare la risposta di un sensore a *pixel*, accoppiato al *chip* di lettura RD53A, e del sistema di trigger ad eventi di fisica, i cui risultati hanno mostrato la bontà del progetto. Dopo quest'ultima verifica la scheda progettata durante questo lavoro di tesi è utilizzabile dalla collaborazione CMS per i futuri test delle nuove elettroniche, sia all'interno del telescopio CHROMIE che altrove, visto che il formato e le tecnologie utilizzate non vincolano il suo utilizzo ma, al contrario, ne permetteranno un'implementazione estesa anche nei laboratori presso gli istituti coinvolti in CMS.